

1 FlexIO 介绍

本应用笔记说明了如何使用 FlexIO 模块在 RT1010 上模拟 UART。尽管 RT1010 具有 4 个 LPUART，但当 LPUART 数量不足时，也可以选择 FLEXIO 模拟。

FlexIO 是 NXP i.MXRT 系列上的片上外设，具有高度可配置的模块，能够仿真各种通信协议，例如 UART, I²C, SPI, I²S 等。用户还可以使用 FlexIO 生成 PWM 和 PFM 波形。

2 基于 FlexIO 的 UART

2.1 UART 概述

通用异步接收器/发送器 (UART) 是一种计算机硬件，可以在并行和串行形式之间转换数据。UART 通常与 EIA, RS-232, RS-422 或 RS-485 等通信标准结合使用。通用名称表示数据格式和传输速度是可配置的。电信号电平和方法（例如差分信号等）由 UART 外部的驱动器电路处理。UART 通常是用于在计算机或外围设备串行端口上进行串行通信的单个（或一部分）集成电路。

必须将发送和接收 UART 设置为相同的位速度，字符长度，奇偶校验和停止位，以确保正常工作。接收 UART 可能会检测到某些不匹配的设置，并为主机系统设置“成帧错误”标志位。[图 1](#) 为典型的 UART 8 位数据帧。

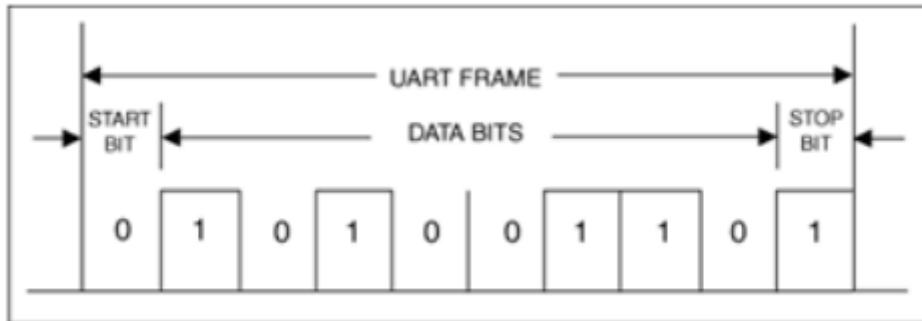


图 1. UART 8 位数据帧

2.2 FlexIO 模拟 UART

当使用 FlexIO 模拟 UART 时，应当注意到这种方法的优缺点，以更好的协调和分配片上资源。

优势：

- 增加了可用的 UART 总数。
- 高波特率。
- 灵活配置，可以自行定义和配置帧内数据位数。

劣势：

目录

| | |
|--------------------|---|
| 1 FlexIO 介绍 | 1 |
| 2 基于 FlexIO 的 UART | 1 |
| 3 总结 | 5 |



- 不支持奇偶校验。
- 不支持 FIFO，大量数据收发时建议使用 DMA。

FLEXIO 移位器 (Shifter) 和计时器 (Timer) 的组成。移位器 (Shifter) 具有发送，接收和数据匹配的功能。对于 UART，移位器 (Shifter) 在发送或接收模式下工作。除此之外，移位器 (Shifter) 还支持启动/停止位 (Start/Stop bit) 生成。计时器 (Timer) 支持各种内部/外部触发，并支持启用/禁用/复位/减量条件功能。计时器 (Timer) 具有三种工作模式：双 8 位波特率模式 (Dual 8-bit baud mode)，双 8 位 PWM 模式 (Dual 8-bit PWM mode) 和单 16 位模式 (Single 16 bit mode)。对于 UART，定时器在双 8 位波特模式下工作。

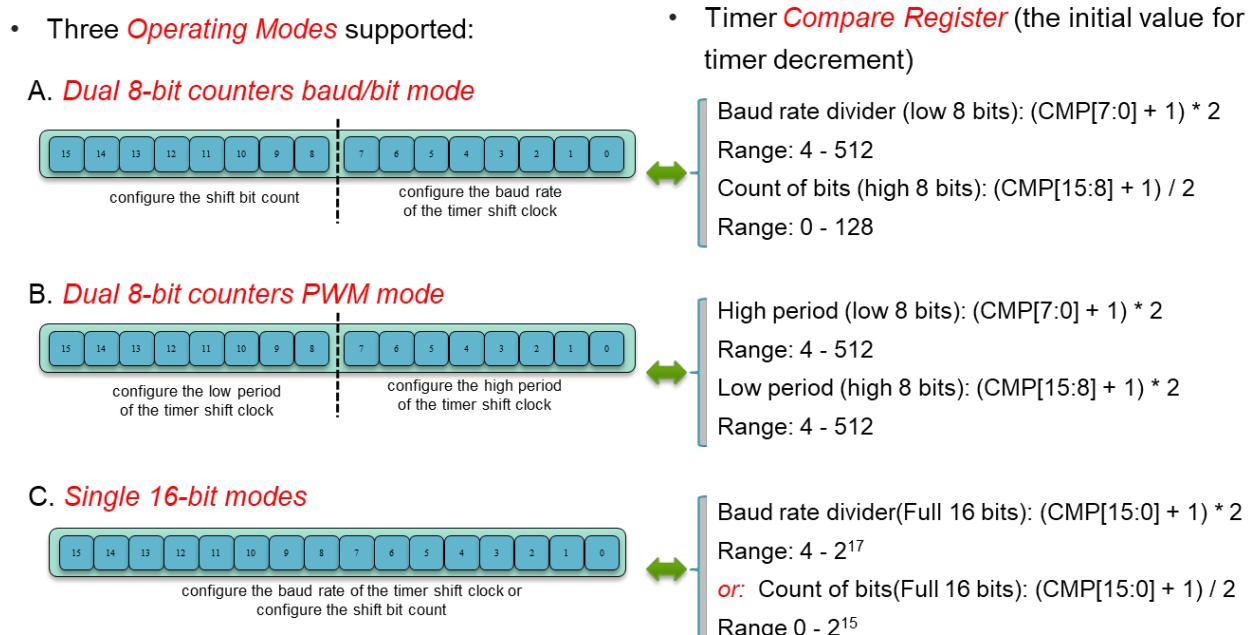


图 2. 计时器操作模式

图 3 展示了简略的 UART 数据发送和接收的过程。对于发送过程，要发送的数据存储在 SHIFTBUFi 寄存器中，然后加载到 SHIFTERi 寄存器，最后数据在计时器和时钟的共同作用下，通过 FlexIO 的输出引脚输出。对于接收过程，输入数据被 FlexIO 输入管脚捕捉，对应的计时器被触发，在计时器和时钟的共同作用下将数据存储到 SHIFTERi 寄存器中，最后将数据移出并加载到 SHIFTBUFi 寄存器中。更详尽的分步操作，请查看本应用笔记的附件，附件中的幻灯片有助于更好的理解整个过程。

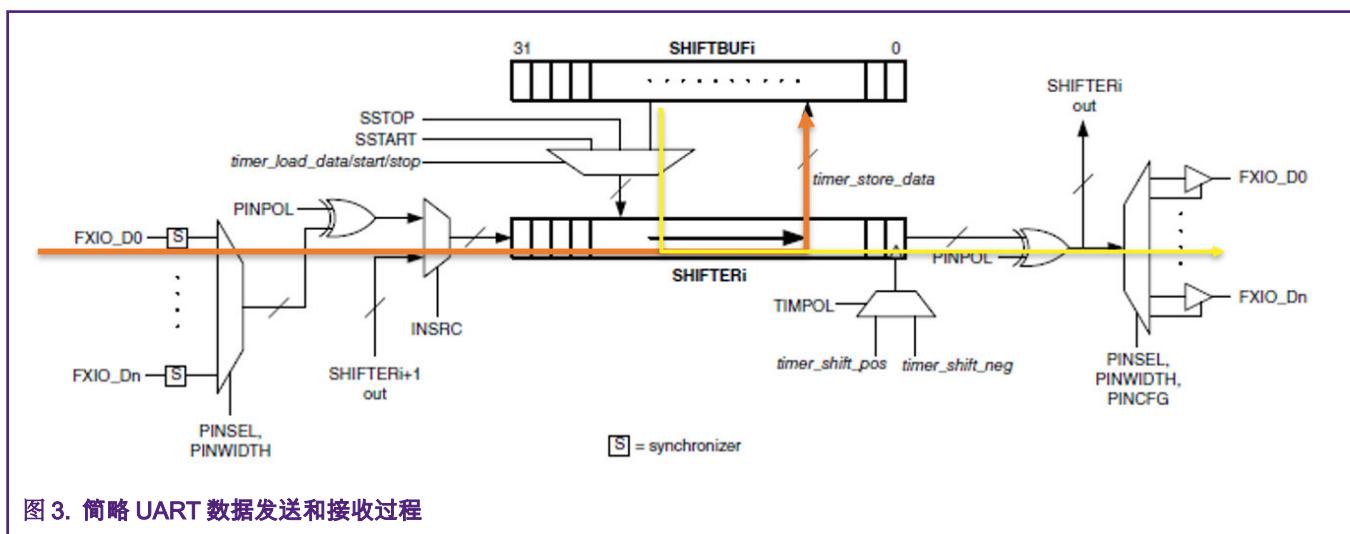


图 3. 简略 UART 数据发送和接收过程

2.3 基于 FlexIO 的 UART 发送器

使用 FlexIO 模拟 UART 发送功能，需要使用下列的资源：

- 1 个计时器 (Timer)：配置为双 8 位波特率模式 (Dual 8-bit baud mode) 以控制数据的移位。
- 1 个移位器 (Shifter)：在计时器的控制下对来自 SHIFTERBUF 的数据移位。
- 1 个引脚 (Pin)：连接到移位器 (Shifter) 用于输出数据。

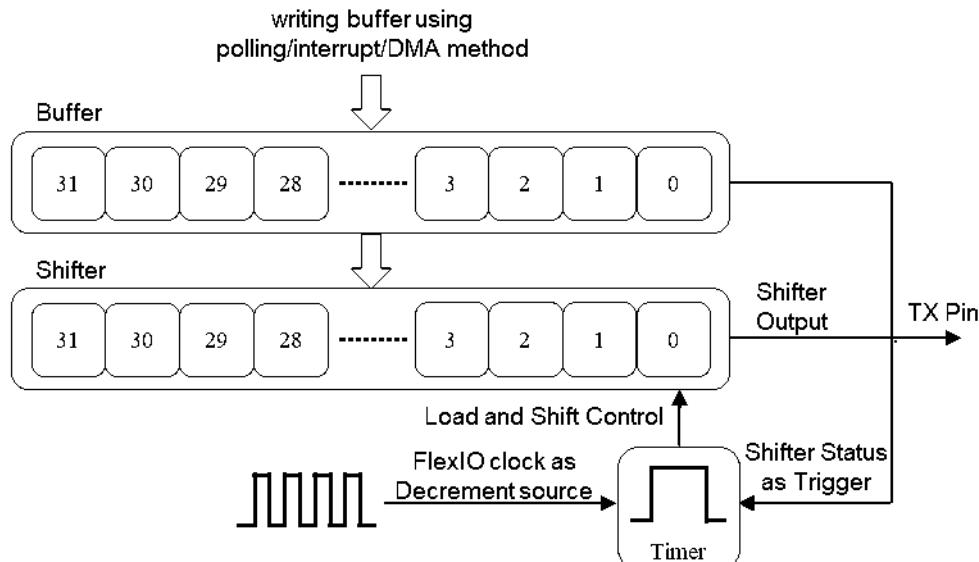


图 4. 基于 FlexIO 的 UART 发送器

表 1. 发送器的移位器 (Shifter) 配置

| Shifter configurations | |
|------------------------|-------------|
| SMOD | Transmit |
| TIM POL | On Posedge |
| PIN SEL | TX Pin |
| PIN CFG | Output |
| PIN POL | Active High |
| IN SRC | Form Pin |
| SSTART | Low |
| SSTOP | High |

表 2. 发送器的定时器 (Timer) 配置

| Timer configurations | |
|----------------------|---------------------|
| TIMOD | Dual 8-bit baud/bit |
| TRG SEL | TX Shifter Status |
| TRG POL | Active Low |

下页继续...

表 2. 发送器的定时器 (Timer) 配置 (续上页)

| Timer configurations | |
|----------------------|--|
| TRG SRC | Internal |
| PIN SEL | TX pin |
| PIN CFG | Output Disabled |
| PIN POL | Active High |
| TIM OUTPUT | 1 Not Affect by RST |
| TIM DEC | DEC on FlexIO clock, Shift on timer output |
| TIM ENA | On Trigger High |
| TIM DIS | On Timer Compare |
| TIM RST | Never |
| TSTART | Enabled |
| TSTOP | On Timer Compare |

2.4 基于 FlexIO 的 UART 接收器

使用 FlexIO 模拟 UART 接收功能，需要使用下列的资源：

- 1 个计时器 (Timer)：配置为双 8 位波特率模式 (Dual 8-bit baud mode) 以控制数据的移位。
- 1 个移位器 (Shifter)：在计时器的控制下对来自 SHIFTERBUF 的数据移位。
- 1 个引脚 (Pin)：连接到移位器 (Shifter) 用于输出数据。

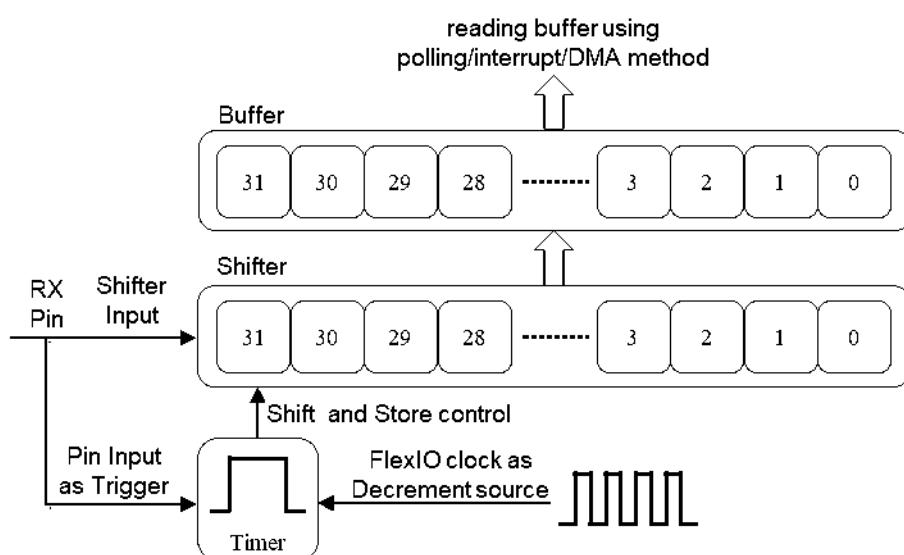


图 5. 基于 FlexIO 的 UART 接收器

表 3. 接收器的移位器 (Shifter) 配置

| Shifter configurations | |
|------------------------|----------------|
| SMOD | Receive |
| TIM POL | On Negedge |
| PIN SEL | RX Pin |
| PIN CFG | Output Disable |
| PIN POL | Active High |
| IN SRC | Form Pin |
| SSTART | Low |
| SSTOP | High |

表 4. 接收器的定时器 (Timer) 配置

| Timer configurations | |
|----------------------|--|
| TIMOD | Dual 8-bit baud/bit |
| TRG SEL | RX Pin |
| TRG POL | Active High |
| TRG SRC | External |
| PIN SEL | RX pin |
| PIN CFG | Output Disabled |
| PIN POL | Active Low |
| TIM OUTPUT | 1 Not Affect by RST |
| TIM DEC | DEC on FlexIO clock, Shift on timer output |
| TIM ENA | On Pin Rising Edge |
| TIM DIS | On Timer Compare |
| TIM RST | Never |
| TSTART | Enabled |
| TSTOP | On Timer Disabled |

3 总结

图 6 对比了 UART 和 FlexIO 模拟 UART 在功能上的差异。除了不能实现过采样以外，其他的功能基本可以支持。

| UART Features | Emulation by FlexIO |
|---|---|
| Full duplex | Supported |
| Configurable baud rate | Supported |
| Configurable data length: 5/6/7/8/9 bits | Supported |
| Start/Stop bit | Software intervention required for additional start/stop bit(only support 1 bit) |
| Parity bit | Software intervention required |
| Break and idle characters | Software intervention required |
| Over sampling | Not supported |

图 6. UART 和 FlexIO 模拟 UART 功能对比

在 RT1010 的 SDK 软件包内有一些关于 FlexIO UART 的应用例程，路径是：

```
boards\evkmimxrt1010\driver_examples\flexio\uart
```

这些应用例程有：edma_transfer, int_rb_transfer, interrupt_transfer，以及 polling_transfer。

在 FlexIO UART 的基础上，还可以进一步开发 IrDA 协议模拟的应用，具体可以查看在 *RT1010 上使用 FlexIO 模拟 IrDA* (应用笔记 [AN12721](#))。

How To Reach Us

Home Page:

nxp.com

Web Support:

nxp.com/support

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: nxp.com/SalesTermsandConditions.

While NXP has implemented advanced security features, all products may be subject to unidentified vulnerabilities. Customers are responsible for the design and operation of their applications and products to reduce the effect of these vulnerabilities on customer's applications and products, and NXP accepts no liability for any vulnerability that is discovered. Customers should implement appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, I2C BUS,ICODE, JCOP, LIFE VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, AltiVec, C-5, CodeTEST, CodeWarrior, ColdFire, ColdFire+, C-Ware, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, Ready Play, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, SMARTMOS, Tower, TurboLink, UMEMS, EdgeScale, EdgeLock, eIQ, and Immersive3D are trademarks of NXP B.V. All other product or service names are the property of their respective owners. AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, µVision, Versatile are trademarks or registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org.

© NXP B.V. 2020.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: salesaddresses@nxp.com

Date of release: March 10 2020

Document identifier: AN12772

